

## 金沢大学 IO セル用オプションライブラリ

提供： 金沢大学集積回路工学研究室

資料： rev.2014.8.29, 金沢大学, 北川章夫

|            |  |
|------------|--|
| 分類         | IO   |
| ライブラリ名     | KANAZAWA_UNIV_IO_OP  |
| 提供形式       | Cadence IC6, GDS   |
| テクノロジーデバイス | Rohm CMOS 180nm  |
| 必須ライブラリ    | なし   |
| 設計者        | 北川章夫   |
| 最終更新日      | 2012.6.10  |
| 連絡先        | 北川 章夫<br>920-1192 石川県金沢市角間町<br>金沢大学 理工研究域 電子情報学系<br>Phone/FAX 076-234-4863<br>Email kitagawa@is.t.kanazawa-u.ac.jp |

### 1. ファイルの説明

| ファイル                    | 説明                                  |
|-------------------------|-------------------------------------|
| KANAZAWA_UNIV_IO_OP.tar | Cadance IC6 用 IO セル・オプション・パーツ・ライブラリ |
| KANAZAWA_UNIV_IO_OP.gds | レイアウトデータ(GDS-II)                    |

Cadence IC6.1.4 にて作成。IC5 で使用する場合は、GDS-II ファイルをインポートしてください。

### 2. 概要

トップセルのレイアウトで必要となる部品をまとめた金沢大学版 IO セル用オプション・パーツのライブラリです。金沢大学版 IO セル以外の IO セルと併用することはできません。

| 分類        | セル名         | 説明                                   |
|-----------|-------------|--------------------------------------|
| デジタル IO 用 | D_VDDO      | 3.3V 電源 (IO/内部共通)                    |
|           | D_VDD       | 1.8V 電源 (IO/内部共通)                    |
|           | D_GND       | 3.3V, 1.8V 共通デジタル GND (IO/内部共通)      |
|           | IO_FILL     | デジタル IO 用フィラー (CHIP_TEST に配置済み)      |
|           | PIO_INOUT   | パッド付きデジタル IO バッファ(1.8V コア用)          |
|           | PIO_INOUT33 | パッド付きデジタル IO バッファ(3.3V コア用)          |
| アナログ IO 用 | A_VDDO      | アナログ IO 用 1.8V 電源 (IO 専用)            |
|           | A_VDD       | アナログコア用 1.8V 電源 (内部専用)               |
|           | A_GND       | アナログ GND (IO/内部共通)                   |
|           | A_FILL      | アナログ IO 用フィラー (CHIP_TEST には配置されていない) |

|     |              |                          |
|-----|--------------|--------------------------|
|     | PIO_ANALOG18 | パッド付きアナログ IO ESD(1.8V)   |
|     | PIO_ANALOG33 | パッド付きアナログ IO ESD(3.3V)   |
|     | R208         | 標準保護抵抗 (208.3ohm)        |
| その他 | THRU         | 電源リングと接続を持たない PAD-コア間接続用 |

### 3. AC 特性

金沢大学版アナログ IO は、200ohm の保護抵抗を付けた状態で使用することを想定して仕様が決められていますが、アナログ IO のレイアウトデータには抵抗が含まれていません。アナログ IO を使用する場合には、必要な周波数帯域に合わせて、抵抗値を変更します。ただし、抵抗値を小さくするほど、ESD が弱くなることを考慮して、抵抗値の変更を行ってください。

#### 参考データ

| パーツ     | PAD   | 3.3V ESD | 1.8V ESD |
|---------|-------|----------|----------|
| 寄生容量概算値 | 120fF | 558.6fF  | 635.9fF  |

### 4. 使用上の注意

#### 1. デジタル IO

- i. 電源用 IO セルは、フィラーを付ける必要はありません。PIO\_INOUT(1.8V コア用)、PIO\_INOUT33(3.3V コア用)には IO\_FILL フィラーが必要です。
- ii. 電源セルでは、パッドと電源リング(M4, M5)を接続していますが、M2, M3 からチップ内部へも電源を供給できます。また、電源リングの最も内側(M4, M5)は、1.8V 電源として使用できます。(電源リングの構造を参照)
  - ① PIO\_INOUT(1.8V コア用)の動作には、D\_VDDO(3.3V)、D\_VDD(1.8V)、D\_GND が必要です。
  - ② PIO\_INOUT33(3.3V コア用)は、D\_VDDO(3.3V)、D\_GND のみで動作しますが、D\_VDD(1.8V)を使用することにより、電源リングの一番内側に、1.8V を供給することができます。
- iii. D\_VDD は、PIO\_INOUT(1.8V コア用)のプリバッファ部に電力を供給しているので、厳密にコア (内部回路) の消費電力だけを評価したい場合には、THRU を使って、D\_VDD と独立な電源ピンを確保してください。

#### 2. アナログ IO

- i. 電源用 IO セルは、フィラーを付ける必要はありません。PIO\_ANALOG18、PIO\_ANALOG33 には A\_FILL フィラーが必要です。
- ii. 電源セルでは、パッドと電源リング(M4, M5)を接続していますが、M2, M3 からチップ内部へも電源を供給できます。(電源リングの構造を参照)
  - ① PIO\_ANALOG18(1.8V ESD)、PIO\_ANALOG33(3.3V ESD)は、A\_VDDO、A\_GND (D\_GND と同じ) のみで動作しますが、A\_VDD を使用することにより、電源リングの内側から 1 行目と 3 行目に電源を供給することができます。

② PIO\_ANALOG33(3.3V ESD)は、D\_VDDO(3.3V)、D\_GND (A\_GND と同じ) で動作させることもできます。D\_VDD を使用することにより、電源リングの最も内側に電源を供給することができます。

iii. A\_VDD は、アナログ IO ESD 部に電源を供給 していないので、コアの電力を正確に測定できません。

### 5. 電源リングの構造

VDDO, VDD の電圧(1.8V および 3.3V)は、使用するバッファに依存するため、必要に応じて、リングのアイソレーションをしてください。

