

## デジタルライブラリ

提供： 金沢大学集積回路工学研究室

資料： rev.2013.8.27, 金沢大学, 北川章夫

分類	Digital
ライブラリ名	MERL_D
提供形式	Cadence IC6
テクノロジーデバイス	Rohm CMOS 180nm
必須ライブラリ	vdecRO180PDK
設計者	北川章夫
最終更新日	2013.8.28
連絡先	北川 章夫 920-1192 石川県金沢市角間町 金沢大学 理工研究域 電子情報学系 Phone/FAX 076-234-4863 Email kitagawa@is.t.kanazawa-u.ac.jp

### 1. ファイルの説明

ファイル	説明
MERL_D.tar	Cadance IC6 用デジタル要素回路ライブラリ

### 2. 概要

スキマティック、HDL(Verilog-D, Verilog-A), レイアウト View を持つフルカスタム用の基本論理ゲートのライブラリで、遅延補正された逆相クロック発生器とノンオーバーラップクロック発生器を含みます。ドライブ力は  $W/L = 10$ ,  $W/L = 20$  の 2 種類用意されています。全て、13.5um の高さに統一されています。

### 3. 仕様

#### (1) DIFF\_CLK02

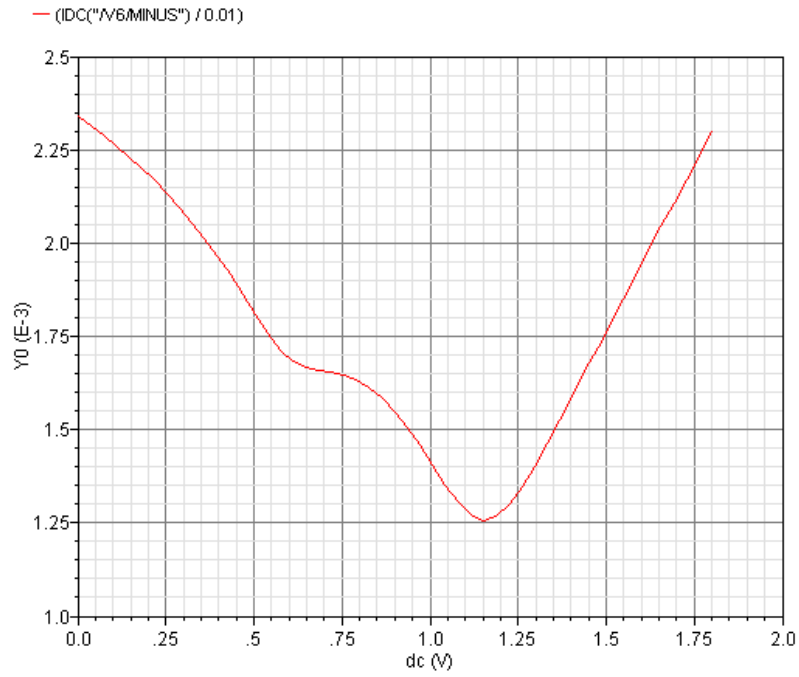
遅延補正した逆相クロック生成回路です。DFF01 に使用できます。

#### (2) NOV\_CLK02

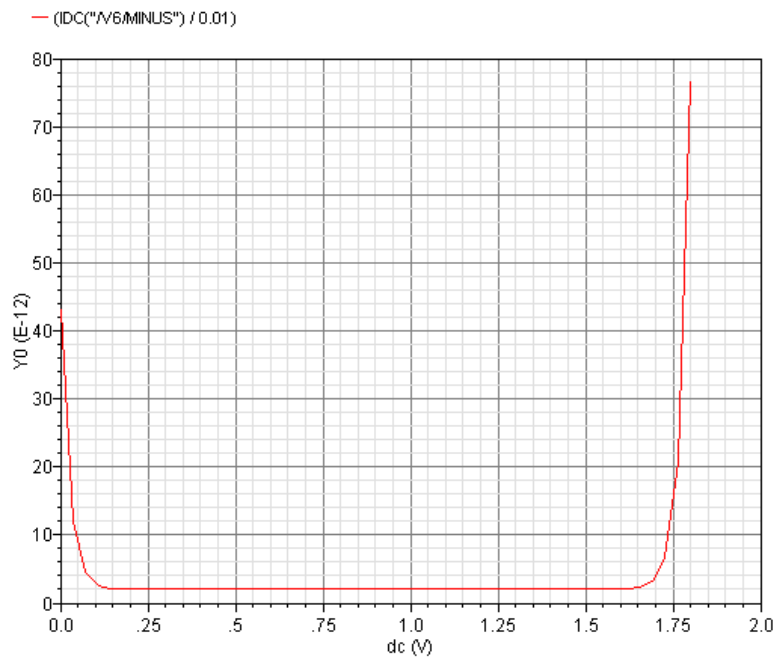
ノンオーバーラップの逆相クロックです。ダイナミックコンパレータや SC 回路に使用できます。

#### (3) SW01, SW02

CMOS スイッチ (トランスマッションゲート) です。



ON 状態のチャネルコンダクタンス (650Ω @ 1.15V)



OFF 状態のチャネルコンダクタンス(500GΩ @ 0.9V)

遅延時間とサンプル電圧誤差

CL (F)	Delay Time (s)	Clock Feed-through Error (V)
100f	52.5p	21,56m
200f	96.3p	11.3m

300f	143.8p	7.66m
400f	190.8p	5.78m
500f	236.2p	4.66m

(4) DFF01

CMOS スイッチ型の DFF です。

過渡応答特性

Tsetup (s)	Thold (s)	t <sub>dr</sub> (s)	t <sub>df</sub> (s)
64.5p	0	173p	124p

CL = 100fF, Set/Clear Pulse Width = 100ps

(5) INV01, INV02

NOT ゲート (インバータ) です。

DC 特性

V <sub>M</sub> (V)	V <sub>IL</sub> (V)	V <sub>IH</sub> (V)	V <sub>OL</sub> (V)	V <sub>OH</sub> (V)
0.895	0.742	1.04	0.109	1.67

遅延時間

CL (F)	Delay Time (s)
100f	100.8p
200f	181.5p
300f	264.8p
400f	344.3p
500f	424.6p

(6) INV\_SDTRG01, INV\_SDTRG02

シュミットトリガインバータです。

DC 特性

V <sub>PHL</sub> (V)	V <sub>PLH</sub> (V)
0.640	1.17

遅延時間

CL (F)	Delay Time (s)
100f	164p
200f	216p
300f	267p
400f	319p

500f	372p
------	------

(7) NAND01, NAND02

2 入力 NAND ゲートです。

DC 特性 (IN1 = IN2)

V <sub>M</sub> (V)	V <sub>IL</sub> (V)	V <sub>IH</sub> (V)	V <sub>OL</sub> (V)	V <sub>OH</sub> (V)
0.882	0.743	1.03	0.104	1.68

遅延時間

CL (F)	Delay Time (s)
100f	50p
200f	80p
300f	110p
400f	140p
500f	170p

(8) NOR01, NOR02

2 入力 NOR ゲートです。

DC 特性 (IN1 = IN2)

V <sub>M</sub> (V)	V <sub>IL</sub> (V)	V <sub>IH</sub> (V)	V <sub>OL</sub> (V)	V <sub>OH</sub> (V)
0.884	0.752	1.02	0.095	1.66

遅延時間

CL (F)	Delay Time (s)
100f	86.4p
200f	130p
300f	171p
400f	210p
500f	252p

(9) AOI3\_01, AOI3\_02

3 入力 1 段の AND-NOR ゲート (複合ゲート) です。

(10) AOI4\_01, AOI4\_02

4 入力 1 段の AND-NOR ゲート (複合ゲート) です。

(11) OAI3\_01, OAI3\_02

3 入力 1 段の OR-NAND ゲート (複合ゲート) です。

(12) OAI4\_01, OAI4\_02

4入力1段の OR-NAND ゲート (複合ゲート) です。

(13) EXOR01, EXOR02

2段構成の2入力 EX-OR です。

DC 特性 (IN2 = L)

V <sub>M</sub> (V)	V <sub>IL</sub> (V)	V <sub>IH</sub> (V)	V <sub>OL</sub> (V)	V <sub>OH</sub> (V)
0.887	0.864	0.966	4.87m	1.79

遅延時間

CL (F)	Delay Time (s)
100f	149p
200f	203p
300f	258p
400f	313p
500f	370p

(14) EXNOR01, EXNOR02

2段構成の2入力 EX-NOR です。

DC 特性 (IN2 = H)

V <sub>M</sub> (V)	V <sub>IL</sub> (V)	V <sub>IH</sub> (V)	V <sub>OL</sub> (V)	V <sub>OH</sub> (V)
0.885	0.865	0.968	76.8m	1.80

遅延時間

CL (F)	Delay Time (s)
100f	145p
200f	200p
300f	257p
400f	309p
500f	367p